

# Curriculum vitae

Nombre: Luis Antonio López Nozal

Fecha: 18 de Abril de 2018

Apellidos: López Nozal  
DNI: 12.744.816

Fecha de nacimiento : 17-06-64

Nombre: Luis Antonio  
Sexo: V

---

### Situación profesional actual

Organismo: **Universidad del País Vasco**  
Facultad, Escuela o Instituto: **E.T.S. de Ingeniería.**  
Depto./Secc./Unidad estr.: Departamento de Electrónica y Telecomunicaciones  
Dirección postal: Alda. Urquijo s/n 48013-Bilbao

Teléfono (indicar prefijo, número y extensión): 94—6014125      Extensión 4125  
Fax: 94-6014259

Correo electrónico: luis.lopeznoz@bi.ehu.es

Especialización (Códigos UNESCO): 330703  
Categoría profesional: **Profesor Titular de Universidad**      Fecha de inicio: **28-03-94**  
Área: **Tecnología Electrónica**

Situación administrativa

**Plantilla**       Contratado       Interino       Becario  
 Otras situaciones especificar:

Dedicación      **A tiempo completo**   
A tiempo parcial     

---

### Líneas de investigación

Breve descripción, por medio de palabras claves, de la especialización y líneas de investigación actuales.

ENSEÑANZA Y APRENDIZAJE DE TECNOLOGÍA  
ELECTRONICA DIGITAL Y SISTEMAS DIGITALES  
DISPOSITIVOS LOGICOS PROGRAMABLES, PLD Y FPGA.  
ELECTRONICA DEL PROCESAMIENTO DE IMÁGENES. VISION ARTIFICIAL.  
DISEÑO DE CONTROLADORES

---

### Formación Académica

Titulación Superior	Centro	Fecha
INGENIERO INDUSTRIAL	E.T.S.I.I. Universidad Valladolid	4-9-89

Doctorado	Centro	Fecha
DR. INGENIERO INDUSTRIAL	E.T.S.I.I. Universidad Valladolid	4-10-91

---

### Actividades anteriores de carácter científico profesional

Puesto	Institución	Fechas
Ayudante E.U.	E.T.S.I.I. Universidad Valladolid	1-10-89 / 22-12-92
Ayudante Universidad	E.T.S.I.I. Universidad Valladolid	23-12-92 / 27-3-94

---

### Idiomas (R = regular, B = bien, C = correctamente)

Idioma	Habla	Lee	Escribe
Inglés	C	C	C



## Participación en Proyectos de I+D financiados en convocatorias públicas.

(nacionales y/o internacionales)

---

Título del proyecto: Convolucionador paralelo para aplicaciones de visión artificial.

Entidad financiadora: Universidad del País Vasco.

Entidades participantes: E.T.S. Ingenieros I.T. de Bilbao. Universidad del País Vasco.

Duración, desde: Enero 1994 hasta: Diciembre 1994

Investigador responsable: José Luis Martín González

---

Título del proyecto: Visión artificial dinámica: investigación sobre el movimiento captado en secuencia de imágenes y realización hardware del prototipo.

Entidad financiadora: Universidad del País Vasco.

Entidades participantes: E.T.S. Ingenieros I.T. de Bilbao. Universidad del País Vasco.

Duración, desde: Diciembre 1995 hasta: Noviembre 1996

Investigador responsable: Luis Antonio López Nozal

---

Título del proyecto: Circuito integrado para control por inferencia borrosa (CICIB).

Entidad financiadora: Universidad del País Vasco.

Entidades participantes: E.T.S. Ingenieros I.T. de Bilbao. Universidad del País Vasco.

Duración, desde: Diciembre 1996 hasta: Noviembre 1999

Investigador responsable: Gerardo Aranguren Aramendía

---

Título del proyecto: Diseño de módulos parametrizables mediante VHDL para preprocesamiento de imágenes en tiempo real.

Entidad financiadora: Gobierno Vasco.

Entidades participantes: E.T.S. Ingenieros I.T. de Bilbao. Universidad del País Vasco.

Duración, desde: Enero 1997 hasta: Diciembre 1998

Investigador responsable: Joseba Ezquerro Ventosa

---

Título del proyecto: Diseño mediante VHDL de un circuito que determine el flujo óptico de una secuencia de imágenes en tiempo real.

Entidad financiadora: Gobierno Vasco.

Entidades participantes: E.T.S. Ingenieros I.T. de Bilbao. Universidad del País Vasco.

Duración, desde: Enero 1999 hasta: Diciembre 2001

Investigador responsable: José Luis Martín González

---

Título del proyecto: Implementación de una Unidad Aritmético Lógica en un circuito integrado utilizando tecnología insensible al tiempo.

Entidad financiadora: Universidad del País Vasco.

Entidades participantes: E.T.S. Ingenieros I.T. de Bilbao. Universidad del País Vasco.

Duración, desde: Octubre 1999 hasta: Septiembre 2001

Investigador responsable: Gerardo Aranguren Aramendía

---

Título del proyecto: Red inalámbrica para sensores inteligentes con movilidad.

Entidad financiadora: Universidad del País Vasco. (Código 1/UPV 00147.345-T-15863/2004)

Entidades participantes: E.T.S. Ingeniería de Bilbao. Universidad del País Vasco.

Duración, desde: 1 de Diciembre de 2004 hasta: 30 de Noviembre de 2006

Director: Gerardo Aranguren Aramendía

---

Título del proyecto: *Health Monitoring* para transporte inteligente

Entidad financiadora: Gobierno Vasco. (Código AIRHEM-08 (ETORTEK))

Entidades participantes: E.T.S. Ingeniería de Bilbao. CTA.

Duración, desde: Enero 2008 hasta: Diciembre 2010

Investigador responsable: Gerardo Aranguren Aramendía

---

## Publicaciones o Documentos Científico-Técnicos

---

( CLAVE: L = libro completo, CL = capítulo de libro, A = artículo, R = "review", E = editor,  
S = Documento Científico-Técnico restringido. )

---

AUTORES (p.o. de firma): Luis L.Nozal

TITULO: Estudio de arquitecturas de procesamiento de imágenes. Desarrollo basado en EPLD y DSP.

Ref.  revista  Libro:

Clave: L

Libro (278 páginas microfilmadas,año 1992; ISBN 84-7762-242-6)

---

AUTORES (p.o. de firma): Luis L.Nozal, Santiago Lorenzo

TITULO: Algoritmos de procesamiento de imágenes. Principales técnicas utilizadas.

Ref.  revista  Libro:

Clave: A

REVISTA Eurofach Electrónica. Vol nº 197, páginas 36-39 (1992).

---

AUTORES (p.o. de firma): Luis L.Nozal, Santiago Lorenzo

TITULO: Arquitectura para procesamiento de imágenes. Criterios estructurales de diseño.

Ref.  revista  Libro:

Clave: A

REVISTA: Mundo Electrónico. Vol nº 236, páginas 42 a 48 (1993).

---

AUTORES (p.o. de firma): Luis L.Nozal

TITULO: Convolución de imágenes en tiempo real. Realización hardware.

Ref.  revista  Libro:

Clave: A

REVISTA: Eurofach Electrónica. Vol nº 200, páginas 70 a 72 (1993).

---

AUTORES (p.o. de firma): Luis L.Nozal, José Luis Martín.

TITULO: Unidades de Control. Diseño con lógica programable

Ref.  revista  Libro:

Clave: A

REVISTA: Mundo Electrónico. Vol nº 254, páginas 32 a 37 (1995).

---

AUTORES (p.o. de firma): Luis L.Nozal.

TITULO: Visión artificial: arquitecturas de circuitos.

Ref.  revista  Libro:

Clave: A

REVISTA: Investigación y Ciencia. Vol nº 225, páginas 76 a 78 (1995).

---

AUTORES (p.o. de firma): José Luis Martín, Luis L.Nozal.

TITULO: Convolucionador modular configurable para aplicaciones de visión artificial

Ref.  revista  Libro:

Clave: A

REVISTA: Revista Española de Electrónica. Vol nº491, páginas 46 a 52 (1995).

---

AUTORES (p.o. de firma): Gerardo Aranguren, Luis L.Nozal.

TITULO: Prácticas de Electrónica Digital. 4º Curso de Ingeniería Industrial.

Ref.  revista  Libro:

Clave: S

Libro (servicio de publicaciones E.T.S.I.I.T Bilbao), año 1996

---

AUTORES (p.o. de firma): Gerardo Aranguren, Luis L.Nozal.

TITULO: Sistemas digitales. 2º Curso de Ingeniería de Telecomunicación.

Ref.  revista  Libro:

Clave: S

Libro (servicio de publicaciones E.T.S.I.I.T Bilbao), año 1997

---

AUTORES (p.o. de firma): Aitzol Zuloaga Izaguirre, José Luis Martín González, Luis López Nozal.

TITULO: Determinación del movimiento a partir de secuencias de imágenes. Procesamiento primario.

Ref.  revista  Libro:

Clave: A

REVISTA: Mundo Electrónico. Vol nº 278, páginas 55 a 59 (1997).

---

AUTORES (p.o. de firma): Aitzol Zuloaga Izaguirre, José Luis Martín González, Luis López Nozal.

TITULO: Determinación del movimiento a partir de secuencias de imágenes. Técnicas de determinación del movimiento.

Ref.  revista  Libro:

Clave: A

REVISTA: Mundo Electrónico. Vol. extr. Julio-97, páginas 26 a 30 (1997).

---

AUTORES (p.o. de firma): Carlos Ortega, Joseba L de Arroyabe, Gerardo Aranguren, Luis A L Nozal, José Luis Martín.

TITULO DEL CAPÍTULO: Image Processing System for Vehicle Guidance based on Fuzzy Control.

Ref.  revista  Libro (capítulo):

Clave: CL

LIBRO: Visualization, Imaging and Image Processing, ISBN 0-88986-309-1. (2001).

---

AUTORES (p.o. de firma): Gerardo Aranguren, Luis A.L. Nozal, Alfonso Blázquez

TITULO: Control remoto a través de GSM

Ref.  revista  Libro:

Clave: A

REVISTA: Mundo Electrónico. Vol nº 328, páginas 52 a 57 (2002).

---

AUTORES (p.o. de firma): Gerardo Aranguren, Luis A.L. Nozal, Xabier Basogain, José L. Martín, Joseba L. Arroyabe

TITULO: Hardware implementation of a pipeline fuzzy controller and software tools

Ref.  revista  Libro:

Clave: A

REVISTA: Int. Journal Fuzzy Sets and Systems, 128. Páginas 61-79 (2002).

---

AUTORES (p.o. de firma): Aranguren,G.; Etxaniz,J.; López-Nozal, L.A.

TITULO: Design of printed circuit boards in university?

Ref.  revista  Libro:

Clave: A

**IEEE CONFERENCE PUBLICATIONS**, Technologies Applied to Electronics Teaching (TAEE), Páginas 6-10 (2012).

(DOI: 10.1109/TAEE.2012.6235397)

---

AUTORES (p.o. de firma): Aranguren, G. ; Lopez-Nozal, L.A. ; Garate, J.I.

TITULO: Electronic manufacturing shown by videos

Ref.  revista  Libro:

Clave: A

**IEEE CONFERENCE PUBLICATIONS**, Technologies Applied to Electronics Teaching (TAEE), Páginas 1-7 (2014).

(DOI: 10.1109/TAEE.2014.6900135)

---



## Participación en contratos de I+D de especial relevancia con Empresas y/o Administraciones (nacionales y/o internacionales)

---

Título del contrato/proyecto: Estudio, desarrollo y realización de un equipo contador electrónico de piezas en cadena.

Tipo de contrato: Artículo 11 L.R.U.

Empresa/Administración financiadora: FASA-RENAULT

Entidades participantes: E.T.S. Ingenieros I. Universidad de Valladolid

Duración, desde: Octubre 1990 hasta: Octubre 1991

Investigador responsable: Luis L.Nozal

**PRECIO TOTAL DEL PROYECTO: 415.000 pts**

---

Título del contrato/proyecto: Desarrollo de 10 módulos de prácticas

Tipo de contrato: Artículo 11 L.R.U.

Empresa/Administración financiadora: EDIBON S.A.

Entidades participantes: E.T.S. Ingenieros I. Universidad de Valladolid

Duración, desde: Septiembre 1992 hasta: Junio 1994

Investigador responsable: Santiago Lorenzo

**PRECIO TOTAL DEL PROYECTO: 53.472.344 pts**

---

Título del contrato/proyecto: Laboratorio integrado de Tratamiento de imágenes

Tipo de contrato: Artículo 11 L.R.U.

Empresa/Administración financiadora: EDIBON S.A

Entidades participantes: E.T.S. Ingenieros I. Universidad de Valladolid

Duración, desde: Noviembre 1991 hasta: Marzo 1994

Investigador responsable: Luis L.Nozal

**PRECIO TOTAL DEL PROYECTO: 5.300.000 pts**

---

Título del contrato/proyecto: Laboratorio integrado de convertidores A/D y D/A.

Tipo de contrato: Artículo 11 L.R.U.

Empresa/Administración financiadora: EDIBON S.A.

Entidades participantes: E.T.S. Ingenieros I. Universidad de Valladolid

Duración, desde: Febrero 1993 hasta: Septiembre 1993

Investigador responsable: Luis L. Nozal

**PRECIO TOTAL DEL PROYECTO: 2.000.000 pts**

---

Título del contrato/proyecto: Llave Electrónica

Tipo de contrato: Universidad-Empresa

Empresa/Administración financiadora: S.G.B., S.A.

Entidades participantes: E.T.S.Ingenieros I.T. Universidad del País Vasco

Duración, desde: Abril 1996 hasta: Septiembre 1996

Investigador responsable: Gerardo Aranguren Aramendía

**PRECIO TOTAL DEL PROYECTO: 6.930.400 pts**

---

Título del contrato/proyecto: Sistema Informático de Tren

Tipo de contrato: Universidad-Empresa

Empresa/Administración financiadora: Construcciones Auxiliares y Contratas de Ferrocarril (C.A.F.)

Entidades participantes: E.T.S.Ingenieros I.T. Universidad del País Vasco

Duración, desde: Junio 1998 hasta: Noviembre 2000

Investigador responsable: Gerardo Aranguren Aramendía

**PRECIO TOTAL DEL PROYECTO: 83.297.903 pts**

---

Título del contrato/proyecto: Desarrollo de un Sistema Electrónico para la monitorización de defectos en estructuras aeronáuticas basado en *Phase Array*

Tipo de contrato: Universidad-Empresa

Empresa/Administración financiadora: AERNNOVA ENGINEERING SOLUTIONS, S.A.

Entidades participantes: Grupo de Diseño Electrónico, ETSI de Bilbao.

Duración, desde: Mayo 2007 hasta: Marzo 2008

Investigador responsable: Gerardo Aranguren Aramendía

**PRECIO TOTAL DEL PROYECTO: 32.088 €**

---

Título del contrato/proyecto: (UE 09/03) Train Collision Detection System

Tipo de contrato: Universidad-Empresa

Empresa/Administración financiadora: Innovate & Transport

Entidades participantes: Grupo de Diseño Electrónico, ETSI de Bilbao.

Duración, desde: Enero 2010 hasta: Diciembre 2011

Investigador responsable: Gerardo Aranguren Aramendía

**PRECIO TOTAL DEL PROYECTO: 37.000 €**

---

TITULO DEL PROYECTO: AIRHEM III - Health Monitoring de Componentes y Estructuras aeronáuticas a lo largo de su ciclo de vida

ENTIDAD FINANCIADORA: GOBIERNO VASCO (ETORTEK 2014)

DURACION DESDE: 2014 HASTA: 2015

INVESTIGADOR PRINCIPAL: Del proyecto completo IDURRE SAEZ DE OCARIZ, de la parte correspondiente al departamento de Tecnología Electrónica de la UPV/EHU GERARDO ARANGUREN ARAMENDÍA

Número de investigadores participantes: UPV/EHU 5 investigadores

**PRECIO TOTAL DEL PROYECTO: 29.746 €** (parte correspondiente al departamento de Tecnología Electrónica de la UPV/EHU)

---

TITULO DEL PROYECTO: Sensado de moldes de inyección.

ENTIDAD FINANCIADORA: Universidad del País Vasco (Universidad Sociedad 2014) y Leartiker

DURACION DESDE: octubre 2014 HASTA: marzo 2016

INVESTIGADOR PRINCIPAL: GERARDO ARANGUREN ARAMENDÍA

Número de investigadores participantes: 5

**PRECIO TOTAL DEL PROYECTO: 10.620 €**

## Contribuciones a Congresos

[01] Fully Digital Instantaneous Pulses Generation Control Algorithm For Any Type Of Converters.

Lugar: Aquisgrán (República Federal Alemana); 3rd European Conference on Power Electronics and Applications (EPE'89). Octubre de 1989

[02] Induction Motor State Observer With Dynamics Performances.

Lugar: Aquisgrán (República Federal Alemana); 3rd European Conference on Power Electronics and Applications (EPE'89). Octubre de 1989

[03] Induction Motor Dynamic Study With The Insensible To "Tr" Changes State Observer.

Lugar: Ljubljana (Yugoslavia); Proceedings de Mediterranean Electrotechnical Conference (MELECON'91). Fecha: Mayo de 1991.

[04] Pipe-Lined Programmable Logic Devices (Pld): A New Solution For Image Processing.

Lugar: Yonezawa (Japón); 30th SICE Annual Conference (SICE'91). Fecha: Julio de 1991.

[05] A New Vision System: Programmable Logic Devices And Digital Signal Processors Architecture.

Lugar: Kobe (Japón); International Conference on Industrial Electronics, Control and Instrumentation (IECON'91). Fecha: Octubre de 1991.

[06] Real Time And Low Cost Image Processing Architecture Based On Programmable Logic Devices.

Lugar: Osaka (Japón); IEEE/RSJ International Workshop on Intelligent Robots and Systems 1991 (IROS'91). Fecha: Noviembre de 1991.

[07] Versatile Architecture For Image Processing On Real Time.

Lugar: Singapur; Singapore International Conference on Intelligent Control and Instrumentation (SICICI'92). Fecha: Febrero de 1992.

[08] T-model based control algorithm for non-saturable and insensible to "tr" changes induction drive.

Lugar: Singapur; Singapore International Conference on Intelligent Control and Instrumentation (SICICI'92). Fecha: Febrero de 1992.

[09] Arquitectura Para Procesamiento De Imagenes En Tiempo Real Y Bajo Coste.

Lugar: Valencia (España); V Simposium nacional de reconocimiento de formas y análisis de imágenes. Fecha: Septiembre de 1992.

[10] Hardware Structures + Digital Signal Processor For Image Processing On Real Time.

Lugar: San Diego (USA); 1992 International Conference on Industrial Electronics, Control, Instrumentation and Automation (IECON'92). Fecha: Noviembre de 1992.

[11] A Robust Algorithm For Complete Image Segmentation Using Contour Following Methods.

Lugar: San Diego (USA); 1992 International Conference on Industrial Electronics, Control, Instrumentation and Automation (IECON'92). Fecha: Noviembre de 1992.

[12] Diseño Jerarquico De Unidad De Control Integrado En Epld.

Lugar: Málaga (España); VIII Congreso de Diseño de Circuitos Integrados (DCIS'93). Fecha: Noviembre de 1993.

[13] Fft Look-Up Table For Image Processing.

Lugar: Boston (USA); Applications Symposium on Optics, Electro-Optics, and Lasers in Industry (OE/TECHNOLOGY'92). Fecha: Noviembre de 1992.

[14] Dsp Accelerator Board For Image Processing On Vmebus-Based Systems.

Lugar: Boston (USA); Applications Symposium on Optics, Electro-Optics, and Lasers in Industry (OE/TECHNOLOGY'92).  
Fecha: Noviembre de 1992.

[15] Fast 2d Convolution Filter Based On Look Up Table Fft.

Lugar: Xian (P.R.China); IEEE International Symposium on Industrial Electronics. Fecha: Mayo de 1992.

[16] Ac Motor Dynamic Study With The Insensible To "Tr" Changes State Observer.

Lugar: Florencia (Italia); 4th European Conference on Power Electronics and Applications (EPE'91). Fecha: Septiembre de 1991.

[17] A New Method To Control Ac-Drives By Using Active And Reactive Power.

Lugar: Singapur; 14th Annual Conference of IEEE Industrial Electronics Society (IECON'88). Fecha: Octubre de 1988.

[18] La Electronica Digital, Dentro De La Tecnologia Electronica, En Las Nuevas Titulaciones.

Lugar: Santander (España); V Jornadas de Tecnología Electrónica (JTE'94). Fecha: Febrero de 1994

[19] Circuitos Integrados De Comunicacion Serie Para Adquisicion De Datos.

Lugar: Gran Canaria (España); IX Congreso de Diseño de Circuitos Integrados (DCIS'94). Fecha: Noviembre de 1994

[20] Image Processing On Real Time Through Configurable Hardware Modules

Lugar: Córdoba (España); VI Spanish Symposium on Pattern Recognition and Image Analysis. Fecha: Abril de 1995

[21] Experiencias En Distribución De Alimentaciones Y Conexionado Entre Circuitos Integrados.

Lugar: Zaragoza (España); X Congreso de Diseño de Circuitos Integrados y Sistemas (DCIS/SICD'95). Fecha: Noviembre de 1995

[22] Utilización De Fpga En Circuito Convolucionador De Imágenes.

Lugar: Zaragoza (España); X Congreso de Diseño de Circuitos Integrados y Sistemas (DCIS/SICD'95). Fecha: Noviembre de 1995

[23] Prácticas con microcontroladores PIC.

Lugar: Sevilla (España); II Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica (TAEE'96). Fecha: Septiembre de 1996

[24] Gradiente temporal de imágenes mediante FPGA.

Lugar: Barcelona (España); XI Conference Design of Integrated Circuits and Systems (DCIS'96). Fecha: Noviembre de 1996

[25] Moving images time gradient Implementation using RAM-based FPGA.

Lugar: San Jose (California, USA); Electronic Imaging: Science and Technology (EI'97). Fecha: Febrero de 1997.

[26] Efficient Hardware Architecture for the Computing of Moving Images Time Gradient.

Lugar: Barcelona (España); VII National Symposium on Pattern Recognition and Image Analysis. Fecha: Abril de 1997

[27] Determinación del movimiento a partir de secuencias de imágenes.

Lugar: Bilbao; XII Simposium Nacional de la Unión Científica Internacional de Radio (URSI'97)  
Fecha: Septiembre de 1997

[28] Tratamiento dinámico de imágenes en movimiento.

Lugar: Bilbao; XII Simposium Nacional de la Unión Científica Internacional de Radio (URSI'97)  
Fecha: Septiembre de 1997

[29] Contribution of FPGA to Fuzzy Logic.

Lugar: Sevilla; XII Design of Circuits and Integrated Systems Conference (DCIS'97)  
Fecha: Noviembre de 1997

[30] Digital Phase Locked Loop in Image acquisition circuits

Lugar: Bilbao; VIII National Symposium on Pattern Recognition and Image Analysis.(SNRFAI'99).

Fecha: Mayo de 1999

[31] Fuzzy logic controlled model car.

Lugar: Palma de Mallorca; Eusflat-Estylf Joint Conference (ESTYLF'99).

Fecha: Septiembre de 1999.

[32] Autonomous vehicle guidance with fuzzy algorithm

Lugar: Nagoya Aichi (Japón) 2000 International Conference on Industrial Electronics, Control and Instrumentation (IECON'2000).

Fecha: Octubre de 2000.

[33] Real time fuzzy logic hardware controller based on a FPGA.

Lugar: Montpellier (Francia); 15<sup>th</sup> Design of Circuits and Integrated Systems Conference (DCIS'2000).

Fecha: Noviembre de 2000.

[34] Control Borroso y Visión Artificial en el guiado de vehículos.

Lugar: Madrid (España); XVI Simposium Nacional de la Unión Científica Internacional de Radio (URSI'2001).

Fecha: Septiembre de 2001.

[35] Remote Control of Sensors and Actuators by GSM.

Lugar: Sevilla (España) 2002 International Conference on Industrial Electronics, Control and Instrumentation (IECON'2002).

Fecha: Noviembre de 2002.

[36] Tecnología al servicio de la docencia: Una experiencia.

Lugar: Tarragona (España) 2º Congreso Internacional Docencia Universitaria e Innovación.

Fecha: Julio de 2002

Actas: ISBN 84-88795-66-1

[37] Laboratorios: ¿Comprender o aprender a diseñar? Algunas propuestas.

Lugar: Valencia (España); Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica (TAEE'04).

Fecha: Julio de 2004

[38] Personalized teaching served by technology

Lugar: Biarritz (Francia) International Conference on Education. IADAT-e2005

Fecha: Julio de 2005

Proceedings IADAT-e2005, pp. 60-63. ISBN 84-933971-6-4

[39] Las visitas a empresas electrónicas.

Lugar: Zaragoza (España) Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica (TAEE'08).

Fecha: Julio de 2008

(ISBN: 978-84-92521-00-5)

[40] Didactic Experience on Electronic Design

Lugar: Bilbao (Spain) International Conference on Engineering and Mathematics (ENMA'08)

Fecha: Julio de 2008

(ISBN: 978-84-612-5331-9)

[41] ¿Diseño de Circuitos Impresos en la Universidad?

Lugar: Vigo (Spain) Congreso en Tecnologías Aplicadas a la Enseñanza de la Electrónica (TAEE,2012)

Fecha: Junio de 2012

[42] La fabricación electrónica mostrada a través de vídeos

Lugar: Bilbao (Spain) Congreso en Tecnología, Aprendizaje y Enseñanza de la Electrónica (TAEE,2014)

Fecha: Junio de 2014

(ISBN-13: 978-84-697-0350-2)

[43] Competencias ética y social en Ingeniería: una asignatura para reflexionar

Lugar: Bilbao (Spain) Congreso de Investigación en Innovación Educativa: Compromiso social y otras competencias transversales. Estrategias y Experiencias de Enseñanza-Aprendizaje Universitarias.  
Fecha: Mayo de 2016

[44] Including one humanistic subject in Engineering curricula  
Lugar: Universidad Jaume I, Castellón (Spain) International Conference on Engineering Education for the XXI Century  
Fecha: Julio de 2017

## Tesis Doctorales dirigidas

---

Título: Nueva arquitectura hardware para control de procesos basada en algoritmos de lógica borrosa  
Tesis codirigida (Directores: Gerardo Aranguren y Luis A.L.Noza)

Doctorando: José Ignacio López de Arroyabe Foronda  
Universidad: del País Vasco  
Facultad / Escuela: Escuela Superior de Ingenieros de Bilbao  
Fecha: Junio de 2001

---



**Experiencia docente**  
**en la Universidad del País Vasco / Euskal Herriko Unibertsitatea**

---

**Asignaturas que imparte en la Escuela de Ingeniería de Bilbao (UPV / EHU)**

**\* Asignaturas que imparte actualmente (2018):**

- Integración de las Tecnologías de la Telecomunicación en la Sociedad  
(Master en Ingeniería de Telecomunicación)
- Metodología y Formación en Investigación  
(Master en Sistemas Electrónicos Avanzados)
- Electrónica Industrial  
(Grado en Ingeniería Eléctrica,  
Grado en Ingeniería Mecánica,  
Grado en Ingeniería Automática y Electrónica Industrial)

**\* asignaturas que ha impartido con anterioridad:**

**Cursos de postgrado impartidos en la E.T.S. de Ingeniería de Bilbao (UPV / EHU)**

- Metodología y Formación en Investigación.
- Electrónica del procesamiento de Imágenes.

**Asignaturas de grado impartidas en la E.T.S. de Ingeniería de Bilbao (UPV / EHU)**

- Sistemas Digitales
- Laboratorio de Sistemas Digitales
- Electrónica General
- Electrónica Industrial
- Elaboración del Proyecto Fin de Carrera

**Tutorías individuales**

- Decenas de estudiantes matriculados (desde 2009 a 2015) en la asignatura Elaboración del Proyecto Fin de Carrera.  
(La normativa de Escuela para hacer el PFC, aprobada en 2009, lo prescribía a los profesores de la asignatura. Desde 2014 los estudios de Ingeniería culminan con un TFG o TFM: Trabajo Final del Grado o del Master respectivamente)
- Tutorías a 10 alumnos en el Programa "Cooperación Educativa" (Desde 1999 hasta 2014)
- Tutor de un alumno en el Convenio Aula Iberdrola con ETSI Bilbao
- 32 Proyectos Fin de Carrera dirigidos (desde 1989 hasta 2014)  
(los 4 primeros PFC en la Universidad de Valladolid, los demás en Universidad del País Vasco)

**Organización de conferencias para los estudiantes**

- Conferencias impartidas por el Colegio de Ingenieros de Telecomunicación, GAIA, AITPV, Euskaltel, Bizintek Innova´.

**Otros méritos o aclaraciones que se desee hacer constar**  
(utilice únicamente el espacio equivalente a una página).

---

- Colabora con el Colegio Oficial de Ingenieros de Telecomunicación. Como evaluador de los Premios a la mejor tesis doctoral y al mejor proyecto fin de carrera. Convocatorias XXIII a XXX, años 2003 a 2010
  - Miembro del Equipo Investigador GDE: Grupo de Diseño Electrónico, en la UPV.
  - Colabora como evaluador con Revista Ingeniería, Investigación y Tecnología (Universidad UNAM). 2009
  - Participa en Mesa Redonda "Innovación educativa en los estudios de Ingeniería"  
(celebrada en ETSI Bilbao, 31-05-2011)
  - Director del proyecto Interface gráfico para la operación 3D sobre imágenes en movimiento.  
Financiado por Iberdrola. Convenio Aula Iberdrola entre la E.T.S.I.I.I.T. de Bilbao e Iberdrola.  
Fecha: Noviembre 1999 / Octubre 2000.
  - 32 proyectos fin de carrera dirigidos desde 1989.
  - Miembro de comisiones evaluadoras de tesis doctorales en 3 Universidades.
- 

Miembro de la Junta de Escuela en el bienio 1995-1997

Miembro de la Junta de Escuela en el bienio 1999-2001

Miembro del Consejo del Departamento Electrónica y Telecomunicaciones. 2001-2003. Y desde Junio 2006 hasta que solicitamos a UPV constituir 2 Departamentos:

Miembro del Consejo del Departamento Tecnología Electrónica, actualmente.

Miembro de la Comisión de Profesorado del Departamento, en el área Tecnología Electrónica. 1996-2008.